

文章编号:1007-2780(2011)02-0200-05

基于 FPGA 的实时边缘检测系统

陈伦海,黄君凯,杨帆,唐徐立

(暨南大学 信息科学技术学院,广东 广州 510632,E-mail:chen_lunhai@126.com)

摘要:提出一种基于 FPGA 的实时边缘检测系统,运用 Verilog 语言实现了系统的数据采集、存储和显示。并针对目前边缘检测易受噪声影响的缺点,采用一种结合中值滤波和改进的 Sobel 边缘检测的图像预处理算法。通过与经典 Sobel 边缘检测算法处理后的图像相比较,证明所研制的系统对图像噪声干扰有较强的抑制能力,且提取的边缘定位较准确,可适用于对实时性要求较高的智能监控、识别和跟踪等领域。

关键词:FPGA;中值滤波;Sobel;边缘检测

中图分类号:TP391**文献标识码:**A**DOI:**10.3788/YJYXS20112602.0200

Real-Time Edge Detection System Based on FPGA

CHEN Lun-hai, HUNAG Jun-kai, YANG Fan, TANG Xu-li

(College of Information Science and Technology, Jinan University,
Guangzhou 510632, China,E-mail:chen_lunhai@126.com)

Abstract: This paper presents a real-time edge detection system based on FPGA,using Veilog language to implement the system of data collection,storage and display. Aiming at the problem that the image edge detection affected by noise, this paper proposes a combination of median filtering and the improved Sobel edge detection preprocessing algorithm. Experimental results are compared with the results of the classic Sobel edge detection, which demonstrate the developed system has a strong image noise suppression and precise of edge extraction. It can be used in the fields that required for real-time,such as intelligent surveillance,identification and tracking and so on.

Key words:FPGA;median filtering;Sobel;edge detection

1 引言

边缘检测系统是数字图像处理和模式识别的重要组成部分,在图像处理中起着重要作用,其中检测算法的速度与精度直接影响着检测系统的性能。由于边缘检测算法处理的数据量大,所以采用一般的软件方法已难以满足实时性的要求。随着 FPGA 芯片技术的高速发展,使用 FPGA 芯片搭建图像处理硬件平台^[1]成为图像处理的发展趋势。近十几年来,国内外学者围绕边缘检测系统

的硬件实现方法开展了大量的工作,李明等^[2]采用 Quartus II 提供的参数设计宏功能模块实现 Sobel 边缘检测,张辉等^[3]以 FPGA 为平台实现了一种自适应的 Canny 边缘检测,Abbasi 等^[4]采用一种新型的硬件电路结构实现了 Sobel 边缘检测,但仍存在一些关键问题亟需解决。其中,最为核心的是边缘检测的精度及抗噪性能,这直接决定了对后续图像处理的能力。

本文利用 FPGA 具有高速并行处理能力的特点,将检测系统集成于单片 FPGA 上,提出一

种基于 FPGA 的实时边缘检测系统。在不影响实时性的前提下,通过结合中值滤波和改进的 Sobel 边缘检测的图像预处理算法,提取更为准确的图像边缘;同时利用 Quartus II 7.2 软件针对 Altera 公司的 FPGA 进行综合和优化,以满足所研制的实时边缘检测系统对高集成、高精度、高速度的设计要求,并适用于智能视频监控、红外识别及目标跟踪等领域。

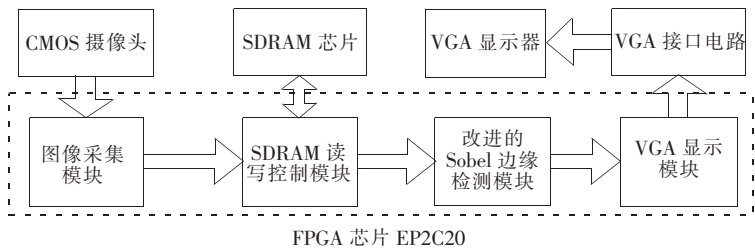


图 1 系统硬件结构框图

Fig. 1 Hardware block diagram of system

图像采集模块负责采集动态图像数据,并输出分辨率为 640×480 的 24 bit 彩色图像,其图像采集速度为 24 帧/s,工作频率为 25 MHz,注意到 FPGA 芯片资源的限制,所以在图像处理前需将图像数据转换为 8 bit 灰度图像。FPGA 芯片采用的是 Altera 公司的 EP2C20F484C7,负责图像采集、数据处理及存储、VGA 输出以及系统控制等工作。结合 FPGA 在并行结构和流水线结构中的特点,在实现过程中需对 Sobel 算子进行修改,以并行结构方式实现基于 FPGA 的实时边缘检测。VGA 显示模块从 SDRAM 读写控制模块中读取图像数据,送给改进的 Sobel 边缘检测模块进行处理,并按 VGA 时序将处理后的信号送入由 ADV7123 三通道高速 DA 芯片组成的 VGA 接口电路,将 FPGA 产生的数字信号转换成 VGA 模拟信号输出,其中输出分辨率为 640×480 ,刷新频率为 60 Hz。

3 模块设计与仿真

3.1 图像采集模块

图像采集模块,主要是通过 FPGA 配合 CMOS 摄像头的行、场同步信号采集图像数据。首先通过 FPGA 模拟 I²C 总线对其内部寄存器进行配置,其具体操作过程可分为 3 个阶段:写入器件 ID 地址、写入寄存器地址和写入控制数据。

2 系统硬件结构设计

本系统硬件结构由 CMOS 摄像头、FPGA 芯片、VGA 接口电路、VGA 显示器和 SDRAM 芯片等部分组成。其中图像采集模块、SDRAM 读写控制模块、改进的 Sobel 边缘检测模块以及 VGA 显示模块均由 FPGA 片内实现。该系统总体结构如图 1 所示。

然后通过对图像传感器行、场同步信号的控制采集一帧完整的图像数据。注意到 FPGA 资源的限制,所以在图像处理前需将采集到的图像数据转换为 8 bit 灰度图像。

3.2 SDRAM 读写控制模块

考虑到读写时序不一致,若直接对采集到的图像数据进行处理,将导致数据显示错位。因此,本文采用异步 FIFO 作为 FPGA 与 SDRAM 间的数据缓冲器。为了配合 SDRAM 的全页操作模式,并充分利用高速读写性能,将 FIFO 设计为基于乒乓操作流水线结构,以实现数据的高速缓存。为了满足后续的边缘检测算法,将 SDRAM 仿真成双虚拟的数据端口(1 个写端口+1 个读端口),首先通过虚拟写数据端口将灰度图像数据存入到 SDRAM 中,并且在同一时间内,SDRAM 读写控制器模块根据 VGA 显示模块提供的相关时序信号,向改进的 Sobel 边缘检测模块发送之前存入的灰度图像数据,从而形成一个完整的帧缓冲器。

3.3 改进的 Sobel 边缘检测模块

经典的 Sobel 边缘检测算法虽然方法简单,但存在着对噪声敏感和定位难以准确等缺点,因此,本文采用一种结合中值滤波与改进的 Sobel 边缘检测算法相结合的处理方法,以得到更好的检测效果。采用 FPGA 实现改进的边缘检测算

法的框图如图 2 所示。首先将图像数据经过中值滤波处理后,再进行梯度运算,最后通过梯度比较输出边缘图像。

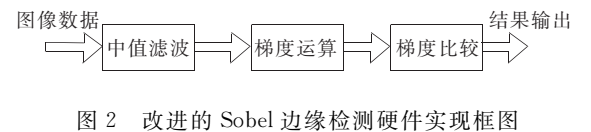


图 2 改进的 Sobel 边缘检测硬件实现框图

Fig. 2 Improved Sobel edge detection hardware block diagram

3.3.1 中值滤波

中值滤波^[5]是将数字图像中某一点的值用该点的一个邻域中各点值的中值代替,其硬件电路主要是完成两个模块的功能:窗口数据提取子模块和排序子模块。本设计选择 3×3 窗口模板,硬件结构如图 3 所示,其中,FIFO 用来对图像的行数据进行缓存,然后并行输出 3 行图像数据,再由 9 个 D 触发器对数据进行时延,最终形成 3×3 的窗口数据 $z_1\sim z_9$ 。

考虑到系统对实时性的要求,所设计的整个

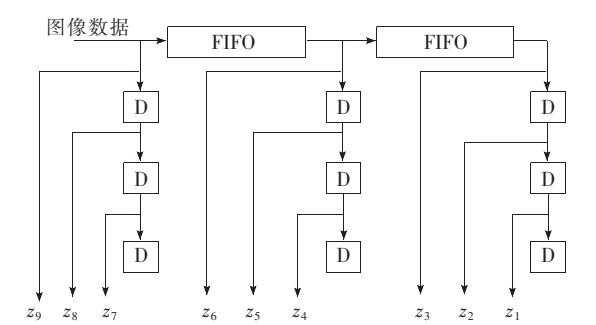


图 3 窗口数据提取子模块结构图

Fig. 3 Window-data extraction sub-module structure

排序子模块采用三级流水线和并行处理技术^[6]将每一步比较结果分别输出到 3 个寄存器组。因此,从取得 3×3 窗口数据到获得第一个中值结果只需 3 个时钟周期,并且随后的中值结果可以按时钟周期顺序输出,从而提高了系统的处理速度。利用 Quartus II 对上述设计的排序子模块进行仿真,结果如图 4 所示。可见,对 $z_1\sim z_9$ 9 个数据进行比较排序,仅用一个时钟周期便可得到结果。

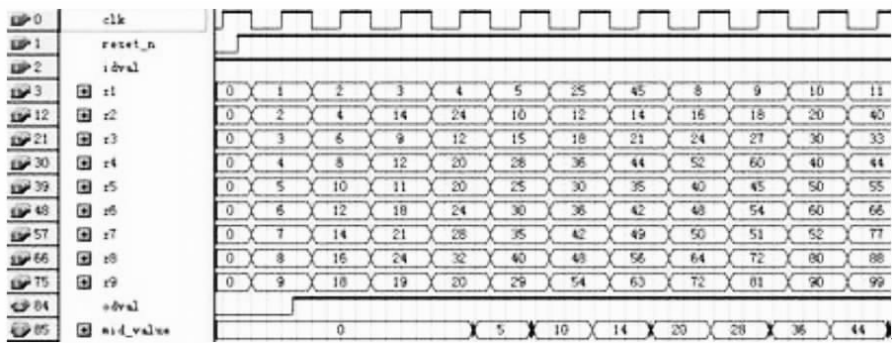


图 4 排序子模块仿真图

Fig. 4 Sort sub-module simulation diagram

3.3.2 梯度运算

经典 Sobel 边缘检测算法^[7]是利用 2 个方向模板与图像进行邻域卷积完成,其中,垂直梯度方向模板检测水平边缘,水平梯度方向模板用于检测垂直边缘。这种算法对于纹理较复杂的图像,其边缘检测效果不是很理想。为此,刘彩^[8]提出了一种改进的 Sobel 边缘检测算法,在经典算子模板的基础上,增加了 6 个方向模块;但这一改进算法的缺点是硬件开销较大。考虑到实时性的要求,本文对上述改进的 Sobel 边缘检测算法进行

简化,采用只增加其中右对角模板和左对角模板的算法,分别用于检测右对角和左对角边缘,并通过将这 4 个方向的算子模板分别与图像进行卷积,获得 4 个方向的梯度值。需要指出的是,在改进的 Sobel 边缘检测算法中,需要同时对 4 个方向模板采用并行结构,以保证每个时钟周期可同时输出对应像素点的 4 个方向梯度值。梯度运算的实现框图如图 5 所示,图中 FIFO 缓冲器和寄存器用以产生行延迟与列延迟, $w_1\sim w_9$ 表示上述 4 个方向算子模板的值。

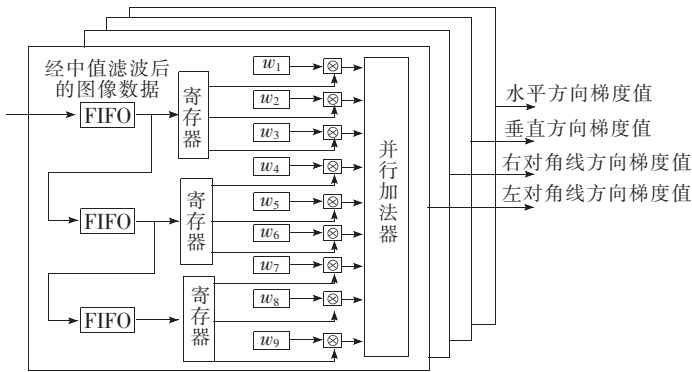


图 5 梯度运算的实现框图

Fig. 5 Diagram of gradient computation

3.3.3 梯度比较

梯度比较是将上述并行得到的 4 个方向梯度值进行比较,利用其中的最大值作为该点的边缘检测数值,以便更精确地提取图像边缘信息。随着梯度值的不断输入,直到整幅图像扫描完毕,其输出即为边缘图像。

3.4 VGA 显示模块

图像数据通过 VGA 接口电路转换成模拟信号,送到 VGA 显示器完成图像显示,通过 VGA 显示模块实现对图像显示的数据流控制。VGA 显示模块主要具备两个功能:其一,通过编程产生 VGA 显示器所需的时钟信号、行同步信号、场同步信号以及消隐信号;其二,在正确的时序控制下读出 SDRAM 帧缓存中的像素数据,同时当前帧显示完毕时,向 SDRAM 读写控制模块发信号,使 SDRAM 读写控制模块能够及时刷新帧缓存中的像素数据。

4 实验结果与分析

所设计的实时边缘检测系统采用 Verilog HDL

描述,目标器件选定为 Altera 的 EP2C20。采用 Quartus II 自带的综合工具综合后,分析报告表明,最高工作频率为 85 MHz,片上资源占用情况如表 1 所示。

表 1 片上资源占用情况

Table 1 Device utilization summary

逻辑资源	使用数	可用数	占用率/%
触发器	3 145	18 752	17
M4KRAM(存储器)	36	42	85
IO 口	42	315	13
内嵌的乘法器	24	52	46
PLL(锁相环)	1	4	25

为进一步验证该系统的边缘检测效果,以 Altera DE1 开发板为验证平台,分别对上述改进的算法与经典边缘检测算法的效果进行比较验证,结果如图 6 所示。其中,图 6(a)为对所采集到的图像进行处理而得到的灰度图像,图 6(b)为灰度图像经过传统 Sobel 边缘检测算法处理后的

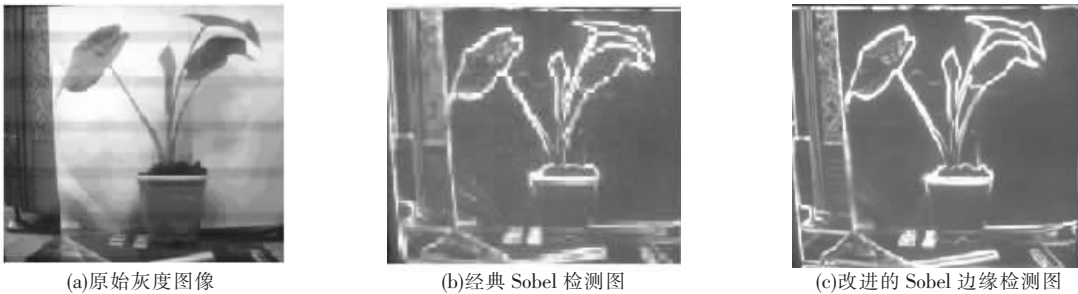


图 6 实验结果

Fig. 6 Experimental results

图像,图 6(c)为经改进的 Sobel 算法处理后的图像。比较图 6(b)和图 6(c)可见,本文所设计的检测系统在图像纹理复杂的情况下,很好地提取了图像边缘,且可有效去除图像中的噪声。

5 结 论

设计了一种基于 FPGA 的实时边缘检测系统,利用 FPGA 良好的并行结构,使计算效率得

到很大的提高,达到了系统的实时性要求。在系统中应用了结合中值滤波和改进的 Sobel 边缘检测的图像预处理算法,在图像纹理复杂的情况下,可以很好地提取图像边缘,且可有效去除图像中的噪声。实验结果表明,所研制的边缘检测系统具有精度高、检测效果好、速度快等优点,能够很好地应用在智能视频监控、红外识别及目标跟踪等领域。

参 考 文 献:

[1] 宇野由麻子,大石基之,成英. FPGA 产品市场现状与展望 [J]. 电子技术应用,2004,25(12):60-62.

[2] 李明,赵勋杰,毛伟民. Sobel 边缘检测的 FPGA 实现 [J]. 嵌入式技术,2009,16(293):44-46.

[3] 张辉,曲仕茹. 基于 FPGA 硬件实现的图像边缘检测及仿真 [J]. 计算机仿真,2010,25(3):232-236.

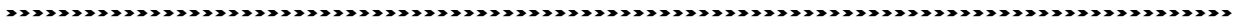
[4] Abbasi T A, Abbasi M U. A novel FPGA architecture for Sobel edge detection operator [J]. *International Journal of Electronics*,2007,94(9):889-896.

[5] 李轶博,李小兵,周娴. 基于 FPGA 的快速中值滤波器设计与实现 [J]. 液晶与显示,2010,25(2):292-295.

[6] 黄智伟,王彦. FPGA 系统设计与实践 [M]. 北京:电子工业出版社,2005.

[7] Boo M, Antelo E, Bruguera J D. VLSI implementation of an edge detection based on Sobel operator [J]. *IEEE*, 1994,56(9):54-58.

[8] 刘彩. 一种改进的 Sobel 图像边缘检测算法 [J]. 贵州工业大学学报,2004,33(5):77-79.



欢迎订阅 2011 年《液晶与显示》

《液晶与显示》是中国最早创办的液晶学科专业期刊,也是中国液晶学科和显示技术领域中的惟一的一综合性专业学术期刊。它由中国科学院长春光学精密机械与物理研究所、中国物理学会液晶分会和中国光学光电子行业协会液晶分会主办,科学出版社出版。

《液晶与显示》以创新性、综合性、实用性为办刊特色,内容丰富,涵盖面广,信息量大,可读性强,既是启迪科技人员开拓创新思路的参考期刊,又是从事液晶和显示技术研究与开发的广大科技人员、大专院校师生及相关领域的科技工作者进行学术交流的论坛,也是图书、情报等部门必不可少的信息来源。

《液晶与显示》为双月刊,国内定价 40.00 元,全年 240.00 元,国内外公开发售。国内邮发代号:12—203,国内读者可在当地邮局订阅;也可通过“全国非邮发报刊联合发行部”订阅(地址:天津市大寺泉集北里别墅 17 号,邮编 300385),本刊的代号为:5074。国外读者可通过中国国际图书贸易总公司订阅(地址:北京 399 信箱,邮编:100044),国外发行代号:4868BM。同时,《液晶与显示》编辑部将竭诚为广大读者服务,随时办理订阅。

地 址:长春市东南湖大路 3888 号 中国科学院长春光学精密机械与物理研究所	
《液晶与显示》编辑部	邮 编:130033
电 话:0431-86176059 0431-84613406	传 真:0431-84695881
E-mail: yjxs@ciomp. ac. cn; yjyxs@126. com	http://www. yjyxs. com